

Технология обещает повысить эффективность и мощность чипов.

Компания Taiwan Semiconductor Manufacturing Co. (TSMC (Taiwan Semiconductor Manufacturing Company) - это тайваньская компания, основанная в 1987 году, которая занимается производством полупроводников и является одним из крупнейших в мире поставщиков услуг по изготовлению микрочипов на заказ.  
TSMC специализируется на мелких технологических процессах литографии, что позволяет создавать более мощные и энергоэффективные микропроцессоры и другие полупроводниковые устройства. Компания предоставляет услуги производства микросхем для множества клиентов, включая крупные технологические компании, такие как Apple, AMD, NVIDIA и другие, которые не имеют своих заводов по производству микрочипов." data-html="true" data-original-title="TSMC">TSMC), крупнейший в мире производитель полупроводников, активно изучает новый метод упаковки чипов, чтобы удовлетворить растущий спрос на вычислительные мощности, обусловленный развитием искусственного интеллекта.

По данным Nikkei Asia , TSMC планирует использовать прямоугольные подложки вместо традиционных круглых пластин. Это позволит разместить большее количество чипов на каждой подложке, увеличив производительность и снизив количество неиспользуемой площади.

Хотя исследование находится на ранней стадии, переход на прямоугольные подложки требует значительных усилий и инвестиций. TSMC и её поставщикам потребуется модернизировать или заменить множество производственных инструментов и материалов.

Прямоугольные подложки, которые сейчас проходят испытания, имеют размеры 510 на 515 миллиметров, что более чем в три раза больше площади стандартных круглых пластин. Это позволит значительно увеличить эффективность использования материалов.

TSMC уже активно применяет передовые технологии укладки и сборки чипов для производства чипов для таких компаний, как Nvidia и AMD. Для производства ИИ-чипов, таких как Nvidia H200 и B200, требуется не только передовая технология производства чипов, но и современная технология упаковки, такая как CoWoS (chip-on-wafer-on-substrate), разработанная TSMC.

Рост размера чипов и интеграция большего количества памяти требуют новых подходов к упаковке. Текущие 12-дюймовые пластины могут оказаться недостаточно

## TSMC разрабатывает новую технологию упаковки чипов для ускорения развития ИИ

эффективными для упаковки новейших чипов в ближайшие годы. Например, на одной пластине можно разместить только 16 комплектов чипов B200 при условии 100% выхода продукции, что недостаточно для удовлетворения растущих потребностей рынка.

«Размер упаковки будет только увеличиваться, поскольку производители чипов стремятся выжать максимальную вычислительную мощность из чипов для центров обработки данных ИИ», – отметил один из руководителей отрасли. Однако данный процесс находится на ранней стадии, и для его реализации потребуется значительное финансирование и усилия.

Эксперты отмечают, что хотя производители дисплеев и печатных плат уже обладают опытом работы с прямоугольными подложками, производство чипов требует более высокого уровня точности оборудования и материалов.

По мнению аналитика полупроводниковой отрасли Марка Ли из Bernstein Research, TSMC в ближайшее время может понадобиться переход на прямоугольные подложки, так как чипы для ИИ будут требовать всё больше чипов в одной упаковке.

Несмотря на то, что этот переход неизбежен, TSMC продолжает сотрудничать с поставщиками оборудования и материалов для разработки новой методики, которая может занять несколько лет до коммерциализации.

Развитие искусственного интеллекта требует новых технологических решений, и TSMC активно работает над созданием передовых методов упаковки чипов, чтобы вывести вычислительные мощности на новый уровень.